

FPGA を用いた低遅延畳み込み演算の実現と音場共有システムへの応用*

☆吉田飛里, △北川雄一, 渡邊祐子(東京電機大学),
伊勢史郎(東京電機大学/JST, CREST)

1 はじめに

現在, 我々は没入型聴覚ディスプレイ装置である音響樽を用いた音場共有システム [1] の実現を目指している。このシステムは, 複数の音響樽をインターネットで接続することにより, 遠隔に位置する演奏家がコンサートホール等の同じ音響空間を感じ, かつ相手の存在を感じながらアンサンブルすることができるシステムである。また, 数値シミュレーションなどを用いて現実には存在しないコンサートホールなどの音響特性を算出することができれば, このシステムによって架空のコンサートホールにおけるアンサンブルなどが実現出来るので, 演奏家は従来にはない創造的な音楽活動を行うことが可能となる。一方で, 音場共有システムの実現において, 伝送路や信号処理に起因して相手から伝達する音に遅延が生じ, それがアンサンブルに影響を与える可能性がある。そこで, 遅延の要因のひとつである実時間畳み込みを低遅延化するために FPGA を用いた装置を開発した。本稿では, 音場共有システム, ならびに開発した低遅延畳み込み装置の基本構成について記述し, その効果を実験的に検証する。

2 音場共有システムの構成

2 者間の音場共有システムの構成を Fig.1 に示す。図中の (1) は演奏者 A, B が共有する原音場である。まず, この原音場内の演奏者を想定した位置に BoSC マイクロホン (C80 フラレン分子構造のフレームの節点にマイクロホンを取り付けた 80ch マイクロホンアレイ) とそれぞれの演奏者が発する音を模擬した音源を設置する。これらの音源と BoSC マイクロホンを用いて 2 種類のインパルス応答を測定する。ひとつは自らの音源からの残響の伝達特性を再現するためのインパルス応答 $[w_j]_{A \rightarrow A}$ と $[w_j]_{B \rightarrow B}$, もうひとつは相手の音源からの伝達特性を再現するためのインパルス応答 $[w_j]_{A \rightarrow B}$ と $[w_j]_{B \rightarrow A}$ である。これらの特性を音響樽 A, B 内に再現し, 図中の (2) のような仮想的な共有音場を演奏者に知覚さ

せることを考える。図中 (3) の再生音場である音響樽ではあらかじめ, それぞれの音響樽内の各スピーカから BoSC マイクロホンまでのインパルス応答 $[g_{ij}]$ を計測し, その逆システム $[h_{ji}]$ を算出しておく。図中 (4) のデータベースには, 原音場で測定されたインパルス応答と再生音場の逆システムがあらかじめ蓄積されている。次に, 音場共有システムについて述べる。図中 (5) (6) の再生音場では, 2 つの音響樽 A, B それぞれの内部に演奏者の発した音を収録するためのマイクロホン (以下, 楽音用マイクロホン) を設置する。この楽音用マイクロホンの出力に対し, 原音場の残響を生成するフィルタ $[w_j]_{A \rightarrow A} * [h_{ji}]$ と $[w_j]_{B \rightarrow B} * [h_{ji}]$ (残響生成用フィルタ) をリアルタイムに畳み込み, それぞれの音響樽内の各スピーカから再生する。ここで, 自分の発した音の直接音は音響樽内に存在するため, $[w_j]_{A \rightarrow A}$ と $[w_j]_{B \rightarrow B}$ からは直接音成分を除外し, 音場に起因する残響成分だけを再現する。これにより, 音響樽内の演奏者が, あたかもその場で音を発したかのような残響を感じることで音場シミュレータシステムを構築することができる [2]。次に, 2 つの音場シミュレータシステムをインターネットに接続し, それぞれの楽音用マイクロホンの出力信号を相互に伝送する。送られてきた相手の音に対し, 原音場の相手側からの伝達特性を生成するフィルタ $[w_j]_{B \rightarrow A} * [h_{ji}]$ と $[w_j]_{A \rightarrow B} * [h_{ji}]$ (伝達生成用フィルタ) をリアルタイムに畳み込み, 音響樽内で再生する。これにより演奏者は, 同一音場に相手の存在を感じることができ, 音場共有が実現される。

ところで音場共有システムでは, 相手からの音の伝達に遅延が生じる。その要因は, 実時間畳み込み装置による遅延, 逆システム $[h_{ji}]$ の精度を保つための遅延, インターネットにおけるパケット通信で生じる遅延の 3 つである。現在, 我々が採用する PC 用の DAW ソフトを用いる場合, 実時間畳み込み装置による遅延は, そのバッファ処理により 11 ms である。逆システム $[h_{ji}]$ の精度を保つための遅延は, フィルタ長 4096 tap の逆

*Implementation of low-latency convolver using FPGA and its application for sound-field sharing system. by Hisato YOSHIDA, Yuichi KITAGAWA, Yuko WATANABE, Shiro ISE

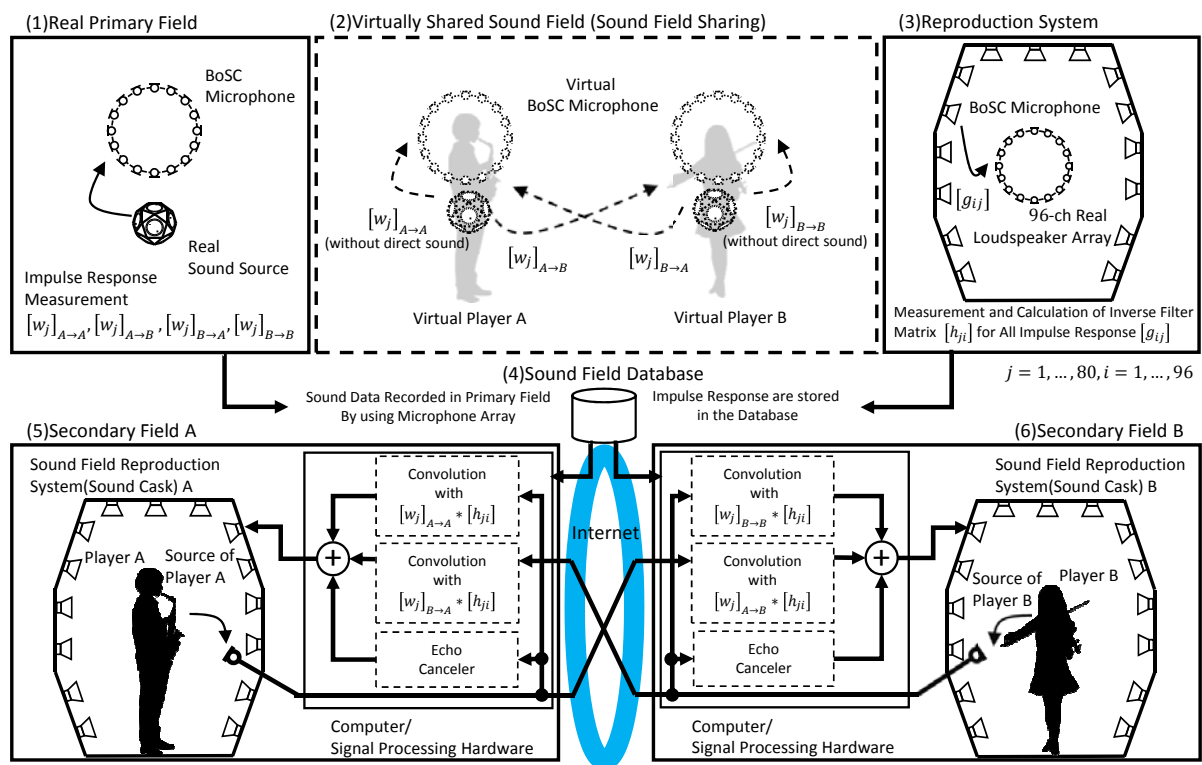


Fig. 1 2者間の音場共有を実現する音場共有システムの構成図

システム $[h_{ji}]$ を用いた場合、その先頭部分を切り詰める手法 [3] により 12 ms に抑えることが可能であることを確認した。インターネットによる遅延は、上記ふたつの遅延と比べ大きくなることが予想される。相手から伝わる音の遅延時間が長くなるにつれ、リズムが取り難くなるなどアンサンブルに影響を与えることが考えられる。つまり、システムの低遅延化の検討が必要である。

3 FPGA を用いた低遅延畳み込み装置

3.1 開発目標

実際のアンサンブルでは空気伝搬による音の遅延が存在する。そのため、音場共有システムにおいても無遅延で音を伝搬する必要はないが、違和感なくアンサンブルができるような遅延時間に収まるように音場共有システムを構築する必要がある。従来の研究では、遅延が 20 ms 以内であればアンサンブルに影響はないという報告がなされている [4]。現在、我々が用いている音場シミュレータの計算機性能では、実時間畳み込み装置のバッファ処理による遅延 11 ms と逆システムの精度を保つための遅延 12 ms により、合計 23 ms の遅延が少なくとも存在する。それ

にインターネット接続による遅延などが加われば、アンサンブルは極めて困難となることが予想される。そこで、ここでは実時間畳み込み装置の遅延 (11 ms) を解消することを目標として、低遅延畳み込み装置を開発した。

3.2 ハードウェア構成の概要

低遅延化を実現するために、高速な演算が求められるフィルタの初期部分の畳み込みは高速演算の可能な FPGA 用い、残りのフィルタの畳み込みは従来の PC 用の DAW ソフトを用いる (Fig.2)。これにより、従来の PC のバッファ処理によって出力が遅延していた部分のみを FPGA で畳み込みを行うことによって、効率的に低遅延化を図ることができる。FPGA を用いた低遅延畳み込み装置の基板の写真を Fig.3 に示す。FPGA は XILINX 社製 VERTEX-6 XC6VLX75T を採用し、畳み込み演算にはライブラリ (LogiCORE IP FIR Compiler v6.2) を使用した。FPGA には MADI インターフェイス (64 ch) を 4 系統接続したため、合計 256 ch の高速入出力が可能となる。MADI 入力信号に 1024 tap \times 48 ch の FIR フィルタリングを行い、PC から送られてきた 1025 tap 以降の FIR フィルタリングの出力信号と加算して、MADI 出力する仕組みを VHDL 言語によ

り記述した。この仕組みを2系統作ることで1024 tap × 96ch の低遅延畳み込み装置を実現した。FPGA の FIR フィルタ係数はPCによって設定し、畳み込み演算は量子化ビット数 16 bit, サンプリング周波数 48 kHz で行う。

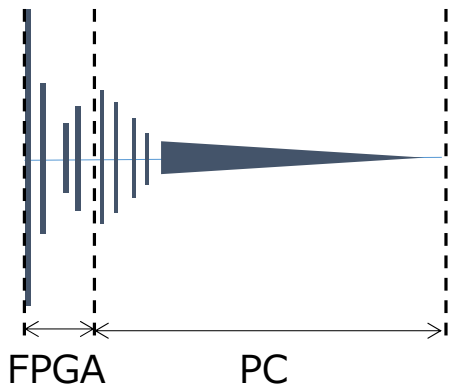


Fig. 2 畳み込むフィルタの分割



Fig. 3 FPGA を用いた畳み込み装置

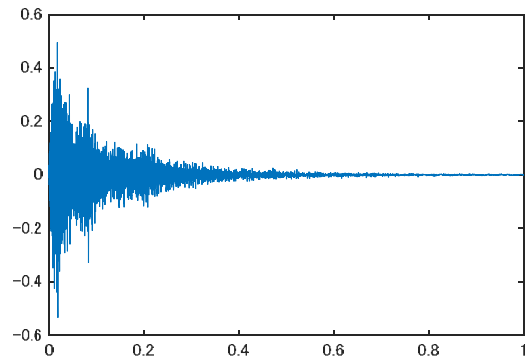
3.3 低遅延畳み込み装置の評価

開発した畳み込み装置の評価実験を行った。畳み込みに使用するフィルタは、残響時間が1.0秒である東京電機大学の多目的ホールの伝達生成用フィルタとした。この畳み込み装置のインパルス応答を計測し、演算精度および遅延時間を評価する。演算精度は下記の式で、算出する。

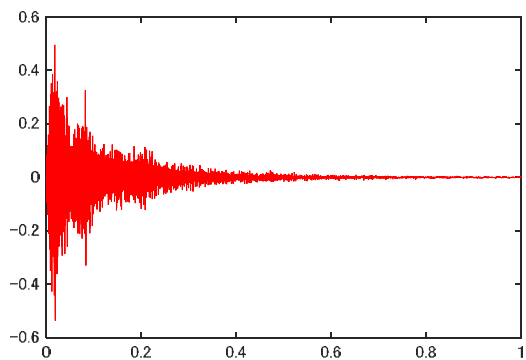
$$SNR = 10 \log_{10} \frac{\sum |p(t)|^2}{\sum |p(t) - p(t')|^2}$$

但し、 $p(t)$ は畳み込むフィルタ、 $p(t)'$ は計測した畳み込み装置のインパルス応答である。計測した結果を Fig.4 に示す。演算精度 SNR は、出力が FPGA の計算のみの範囲では 46 dB, PC のみの範囲では 63 dB となった。また、遅延時間

は 0.002 ms であり、実用上無視できるレベルであることを確認した。



(a) 畳み込み装置が畳み込むフィルタ



(b) 畳み込み装置のインパルス応答

Fig. 4 畳み込み装置の評価

4 低遅延畳み込み装置の音場共有システムへの応用

開発した畳み込み装置を用いた2者間の音場共有システムの構成について説明する。システム構成図を Fig.5 に示す。音響樽内のマイクロホンで収録された信号は、マイクアンプおよびAD変換器を通り、デジタル信号へと変換され、MADIで出力される。これを我々が開発したMADIディストリビュータに入力しMADI信号をふたつに複製する。複製した信号のひとつは相手側のシステムへ伝送し、もうひとつは自らの残響生成用フィルタが設定された低遅延畳み込み装置へ入力する。FPGAを用いた畳み込み装置は、受け取った信号に対しPCによって設定されたフィルタの1~1024 tapを96ch畳み込む。同時にPCでも音響樽内で収録した信号をFPGAから受け取り、1025 tap以降のフィルタを96ch畳み込む。FPGAはPCの畳み込み結果を受け取り、内部の畳み込み結果と加算した信号をMADI 2

系統（各 48 ch）を使って出力する。伝達生成用フィルタに関しても、同様に伝送された相手の信号に対し、もう 1 台の低遅延畳み込み装置で畳み込みを行う。これらを同様の FPGA を用いて開発したデジタルミキサーで加算し、音響樽の 96 ch デジタルアンプシステムへ入力する。

開発した低遅延畳み込み装置と 2 台の音響樽を用いて、音場共有システムの試験的な実装実験を行った。構築した畳み込みシステムを Fig.6 に示す。マイクアンプおよび AD 変換器は MADI による出力が可能な RME Micstasy を使用した。PC には、MADI インターフェイスとして RME HDSPe FX を搭載した。FPGA を用いた畳み込み装置 2 台および MADI ミキサー、MADI ディストリビュータはケースに収納し、電源は 5V 15A 1 台で供給した。その結果、遅延時間が 20 ms 以内である音場共有システムを構築可能である事を確認した。

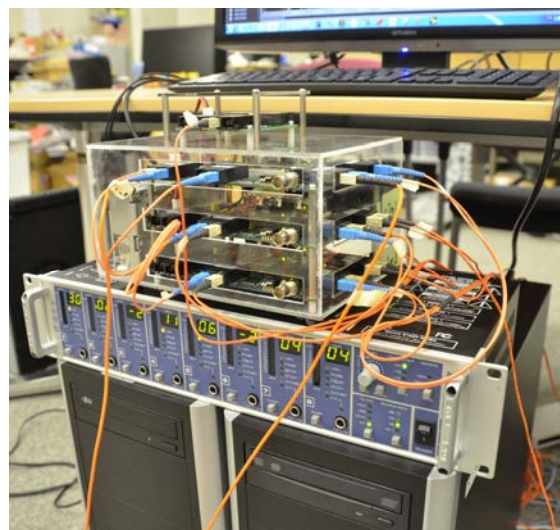


Fig. 6 構築した低遅延畳み込み装置

因の一つである実時間畳み込みの低遅延化について述べた。FPGA を用いた低遅延畳み込み装置の導入により、PC による畳み込みで生じていた遅延を解消することができた。これ以外に逆システムによる遅延、インターネット伝送による遅延などが存在するため、今後それらの遅延に関して検討する必要がある。

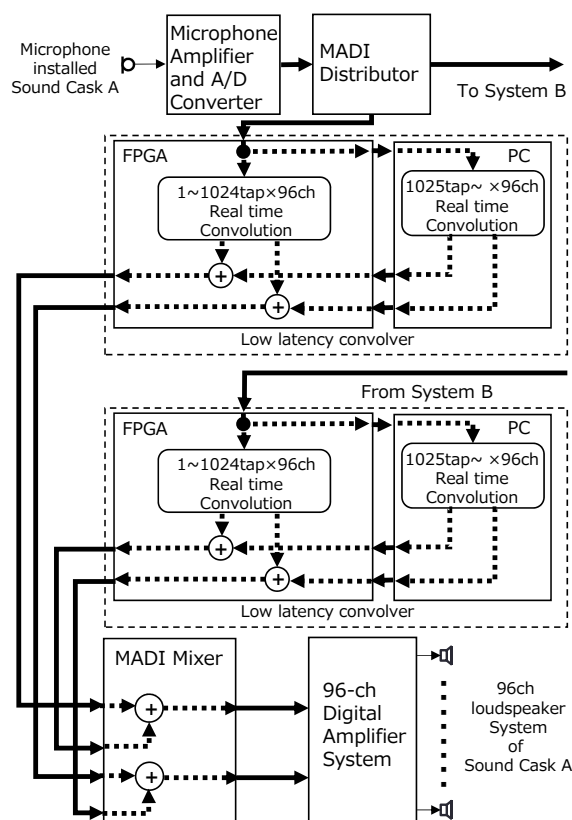


Fig. 5 低遅延畳み込み装置を用いた音場共有システムの構成図

参考文献

- [1] 伊勢史郎, “聴空間共有を実現する音響樽の構想”, 日本音響学会講演論文集 (秋), 3-5-13, 2011.
- [2] 渡邊祐子, 吉田飛里, 池田雄介, 伊勢史郎, “没入型聴覚ディスプレイ装置を用いた音場シミュレータの開発”, TVRSJ Vol.20 No.1 pp.45-53, 2015.
- [3] 吉田飛里, 渡邊祐子, 池田雄介, 伊勢史郎, “没入型聴覚ディスプレイ装置“音響樽”を用いた音場シミュレータの開発-ステージ音場の再現とその評価-”, 日本音響学会講演論文集 (秋), 1-Q-28, 2014.
- [4] 長尾翼, 渡邊珠希, 池田雄介, 上野佳奈子, 伊勢史郎, “音の遅延条件がアンサンブル演奏に与える影響に関する検討”, 音日本音響学会講演論文集 (春), 2-6-5, 2011.

5 おわりに

本稿では、没入型聴覚ディスプレイ装置“音響樽”を用いた音場共有システムにおける遅延の要